

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-223232

(43)Date of publication of application : 17. 08. 2001

(51) Int. Cl.

H01L 21/60

(21)Application number : 2000-030077 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

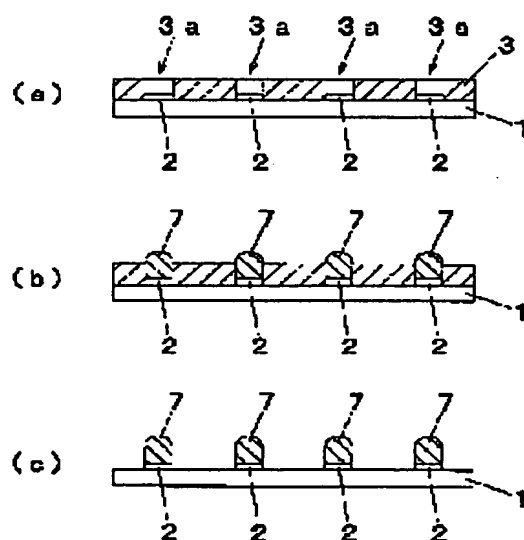
(22)Date of filing : 08. 02. 2000 (72)Inventor : SAKAMI SEIJI

(54) MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To provide the manufacturing method of a semiconductor device, by which product yield can be improved by preventing the damage of a semiconductor wafer.

SOLUTION: In the manufacturing method of the semiconductor device by which conductive sections 7 are formed to electrodes 2 for the external connection of a semiconductor element, the reverse side of the circuit forming surface of the semiconductor wafer 1 under the state, in which a protective film 3 is formed onto the circuit forming surface, is removed and the circuit forming surface is thinned. Through-holes 3a penetrated to the protective film 3 are formed in response to the positions of the electrodes 2 in the protective film 3, and the conductive films 7 electrically conducted with the electrodes 2 are formed into the through-holes 3a and the protective film 3 is removed from the semiconductor wafer 1. Thus, the semiconductor wafer 1 in the case of the formation of the conductive sections is reinforced, and the damage of the semiconductor element can be prevented.



3a 貫通孔
7 導電部

LEGAL STATUS

[Date of request for examination] 15. 10. 2002

[Date of sending the examiner's decision of rejection] 27. 04. 2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2001-223232
(P2001-223232A)

(43)公開日 平成13年8月17日(2001.8.17)

(51)Int.Cl.
H 0 1 L 21/60

識別記号

F I
H 0 1 L 21/92

テ-マ-ト*(参考)

6 0 4 E

審査請求 未請求 請求項の数4 O L (全 5 頁)

(21)出願番号 特願2000-30077(P2000-30077)

(22)出願日 平成12年2月8日(2000.2.8)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 酒見 省二

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100097445

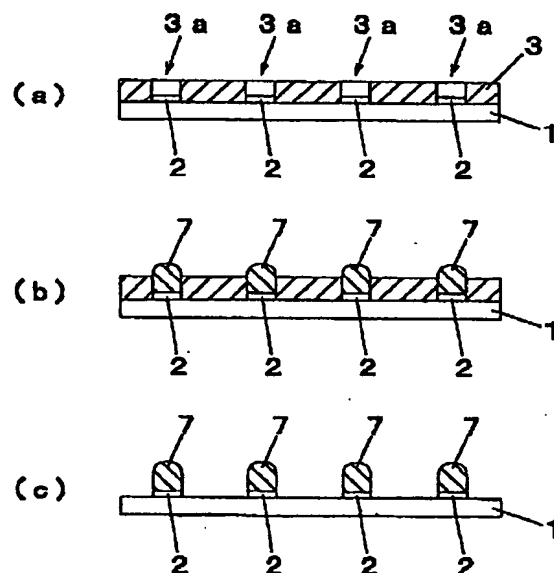
弁理士 岩橋 文雄 (外2名)

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【課題】 半導体ウェハの破損を防止して製品歩留まりを向上させることができる半導体装置の製造方法を提供することを目的とする。

【解決手段】 半導体素子の外部接続用の電極2に導電部7が形成された半導体装置の製造方法において、回路形成面に保護膜3が形成された状態の半導体ウェハ1の回路形成面の反対側を除去して薄化する。この後、保護膜3に電極2の位置に対応して保護膜3を貫通する貫通孔3aを形成し、貫通孔3a内に電極2と導通する導電部7を形成した後に保護膜3を半導体ウェハ1から除去する。これにより、導電部形成時の半導体ウェハ1を補強して半導体素子の破損を防止することができる。



3 a 貫通孔
7 導電部

【特許請求の範囲】

【請求項1】半導体素子の外部接続用の電極に導電部が形成された半導体装置を製造する半導体装置の製造方法であって、半導体素子が形成された半導体ウェハの回路形成面に保護膜を形成する工程と、保護膜が形成された半導体ウェハの回路形成面の反対側を除去して半導体ウェハを薄化する工程と、前記保護膜に前記電極の位置に対応して保護膜を貫通する貫通孔を形成する工程と、この貫通孔内に前記電極と導通する導電部を形成する工程と、導電部形成後に前記保護膜を半導体ウェハから除去する工程とを含むことを特徴とする半導体装置の製造方法。

【請求項2】前記導電部形成を、導電性ペーストを前記貫通孔に充填することにより行うことを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】前記導電部形成を、前記貫通孔に導電性ボールを搭載することにより行うことを特徴とする請求項1記載の半導体装置の製造方法。

【請求項4】前記導電部形成を、前記貫通孔内に金属メッキ層を形成することにより行うことを特徴とする請求項1記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体素子の外部接続用の電極上に導電部を形成する半導体装置の製造方法に関するものである。

【0002】

【従来の技術】半導体装置に用いられるシリコン基板の製造工程では、半導体装置の薄型化にともない基板の厚さを薄くするための薄化加工が行われる。この薄化加工は、シリコン基板の表面に回路パターンを形成した後に、回路形成面と反対側の裏面を機械研削、湿式エッチングあるいはプラズマ処理などによって除去することにより行われる。従来この薄化加工は一般に電極上に半田バンプなどの導電部を形成した後に行われていた。

【0003】

【発明が解決しようとする課題】ところが、半田バンプ形成後に薄化加工を行うと、バンプ形成部の形状不連続部分には応力集中が発生しやすいことからこの部分の強度が低下する結果、半導体ウェハにクラックが生じる場合があった。また、薄化加工後の半導体ウェハは全体の強度がきわめて脆弱で、ハンドリングが難しいことから破損が生じやすく、製品歩留まりを低下させる要因となっていた。

【0004】そこで本発明は、半導体ウェハの破損を防止して製品歩留まりを向上させることができる半導体装置の製造方法を提供することを目的とする。

【0005】

【課題を解決するための手段】請求項1記載の半導体装置の製造方法は、半導体素子の外部接続用の電極に導電

部が形成された半導体装置を製造する半導体装置の製造方法であって、半導体素子が形成された半導体ウェハの回路形成面に保護膜を形成する工程と、保護膜が形成された半導体ウェハの回路形成面の反対側を除去して半導体ウェハを薄化する工程と、前記保護膜に前記電極の位置に対応して保護膜を貫通する貫通孔を形成する工程と、この貫通孔内に前記電極と導通する導電部を形成する工程と、導電部形成後に前記保護膜を半導体ウェハから除去する工程とを含む。

【0006】請求項2記載の半導体装置の製造方法は、請求項1記載の半導体装置の製造方法であって、前記導電部形成を、導電性ペーストを前記貫通孔に充填することにより行う。

【0007】請求項3記載の半導体装置の製造方法は、請求項1記載の半導体装置の製造方法であって、前記導電部形成を、前記貫通孔に導電性ボールを搭載することにより行う。

【0008】請求項4記載の半導体装置の製造方法は、請求項1記載の半導体装置の製造方法であって、前記導電部形成を、前記貫通孔内に金属メッキ層を形成することにより行う。

【0009】本発明によれば、半導体ウェハの回路形成面を保護する保護膜を形成した状態の半導体ウェハの回路形成面の反対側を除去して半導体ウェハを薄化し、この後に保護膜を貫通して設けられた貫通孔内に電極と導通する導電部を形成することにより、導電部形成時の半導体ウェハを補強して半導体素子の破損を防止することができる。

【0010】

【発明の実施の形態】次に本発明の実施の形態を図面を参照して説明する。図1、図2、図3、図4は本発明の一実施の形態の半導体装置の製造方法の工程説明図である。図1(a)、(b)、(c)、図2(a)、

(b)、(c)は、半導体装置の製造方法を工程順に示している。

【0011】図1(a)において、1は複数の半導体素子が形成された半導体ウェハである。半導体ウェハ1の上面は回路形成面であり、外部接続用の電極2が形成されている。次に、図1(b)に示すように、半導体ウェハ1の上面の回路形成面にはポリイミドなどの耐熱性を有する樹脂材質の保護膜3が形成されており、保護膜3は半導体ウェハ1の回路形成面を保護するとともに、この後の薄化工程で脆弱になった半導体ウェハ1を補強する機能を有している。

【0012】この保護膜3は、半導体ウェハ1の表面を保護するのみならず、半導体ウェハ1を加工して半導体装置を製造する以下の工程において半導体ウェハ1を補強する役割を有している。この保護膜3形成は、シート状に加工した樹脂膜を接着剤によって半導体ウェハ1の回路形成面に接着する方法の他、液状の樹脂を回路形成

面上に均一に塗布する方法などを用いることができる。

【0013】次に、保護膜3が形成された半導体ウェハ1は、薄化工程に送られる。ここでは、図1(c)に示すように、半導体ウェハ1の回路形成面の反対側を除去することにより、半導体ウェハ1を薄化する(破線で示す下側部分参照)。この薄化の方法としては、研磨などの機械的研削加工や、薬液により化学的に半導体ウェハをエッチングする湿式加工の他、プラズマ処理装置によってプラズマエッチングを行う方法、あるいはこれらの方法を組み合わせて薄化を行う方法などを用いることができる。この薄化工程に先立って、半導体ウェハ1は保護膜3によって補強されているため、薄化工程において半導体ウェハ1が破損することがなく、製品信頼性や歩留まりを向上させることができる。

【0014】次に、薄化が完了した半導体ウェハ1は貫通孔形成工程に送られる。ここでは、図2(a)に示すように、半導体ウェハ1の上面に形成された保護膜3に貫通孔形成が行われる。この貫通孔形成にはレーザー加工が用いられ、電極2の位置に対応して保護膜3を貫通する貫通孔3aを形成する。保護膜3の所定位置にレーザー光を照射することにより、照射位置にある樹脂が昇華し、保護膜3には電極2の表面に到達する貫通孔3aが形成される。

【0015】次に、貫通孔3a内に導電部7を形成する工程について説明する。本発明では、導電性ペーストを貫通孔3aの内部に充填し、この導電性ペーストを加熱することにより、図2(b)に示すように、電極2と導通する導電部7を形成する。導電性ペーストとしては、クリーム半田5等の金属ペーストや熱硬化性の導電性樹脂が用いられる。金属ペーストの場合には、加熱によって金属成分を溶融させて半導体ウェハ1の電極2と接合して導電部7となり、導電性樹脂の場合は貫通孔3a内で熱硬化することによって電極2と電気的に導通した導電部7となる。次に図面を用いて導電部形成工程を具体的に説明する。

【0016】図3は、金属ペーストを用いて導電部を形成する工程を示している。金属ペーストは導電性の金属粒子と液状の有機溶剤とを混合してペースト状としたものであり、その代表的なものとしてクリーム半田が知られている。図3(a)に示すように、貫通孔3aが設けられた保護膜3の上面にスクリーンマスク10を装着し、貫通孔3aの位置に対応して設けられたパターン孔10aを介して、貫通孔3a内とパターン孔10a内にクリーム半田5を充填する。

【0017】これにより、図3(b)に示すように貫通孔3a内部のみならず保護膜3の上面にもクリーム半田5が供給される。そしてこの後加熱によりクリーム半田5中の半田粒子を溶融させるが、各貫通孔3aの位置には充分な量のクリーム半田5が供給されているので、溶融した半田は貫通孔3aの上側に突出した状態で固化

し、図3(c)に示すように各貫通孔3aの位置には、電極2と導通し保護膜3の上面よりも上方に突出する突出部を一体的に備えた導電部7が形成される。

【0018】図4は、導電部形成の他の例を示している。まず図4(a)に示すように、金属ペーストであるクリーム半田5が充填される。クリーム半田5はスキージ等のへら状のものを用いて充填される。次いで、貫通孔3aに充填されたクリーム半田5上には、図4(b)に示すように導電性ボールとしての半田ボール6が搭載される。この半田ボール6はクリーム半田5と同じ半田で形成されている。このボール搭載時に、貫通孔3aの周囲の保護膜3は半田ボール6の位置ずれを防ぐガイドとして機能する。

【0019】この後半導体ウェハ1はリフロー工程に送られここで加熱される。これにより、半田ボール6およびクリーム半田5中の半田粒子が溶融し、電極2上面と半田接合される。これにより、図4(c)に示すように、貫通孔3aには電極2と導通する導電部7が形成される。

【0020】なお、貫通孔3a内に導電部を形成する方法としては、上記2例以外にも無電解メッキなどによって、電極2表面に金属メッキ層を積層することにより、貫通孔3a内に導電部を形成するようにしてもよい。この場合には、保護膜3がメッキ膜形成用のレジストとして機能する。

【0021】この後、導電部7が形成された半導体ウェハ1は、保護膜剥離工程に送られる。ここでは、図2(c)に示すように、半導体ウェハ1の上面から保護膜3が剥離される。これにより、半導体素子の外部接続用の電極に導電部が形成された半導体装置が完成する。なお保護膜3の除去方法としては、薬液やプラズマを用いたエッチングによる方法でも良い。

【0022】上記説明したように、本実施の形態に示す半導体装置の製造過程では、半導体ウェハ1の電極2に導通する導電部7の形成に先だって、半導体ウェハ1の回路形成面に保護膜3を形成するようにしている。これにより、導電部形成過程において回路形成面が保護されると共に、脆弱な半導体ウェハ1が保護膜により補強されているため、導電部形成工程を含む半導体装置の製造過程において、半導体ウェハ1の破損が生じることがない。したがって、完成した半導体装置の品質が確保されると共に、製品歩留まりを向上させることができる。

【0023】

【発明の効果】本発明によれば、半導体ウェハの回路形成面を保護する保護膜を形成した状態の半導体ウェハの回路形成面の反対側を除去して半導体ウェハを薄化し、この後に保護膜を貫通して設けられた貫通孔内に電極と導通する導電部を形成するようにしたので、導電部形成時の半導体ウェハを補強して半導体素子の破損を防止することができ、完成した半導体装置の品質が確保される

と共に、製品歩留まりを向上させることができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態の半導体装置の製造方法の工程説明図

【図2】本発明の一実施の形態の半導体装置の製造方法の工程説明図

【図3】本発明の一実施の形態の半導体装置の製造方法の工程説明図

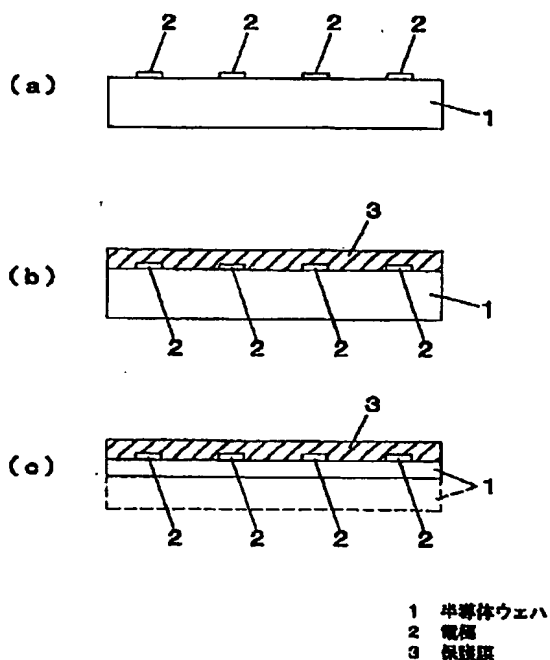
【図4】本発明の一実施の形態の半導体装置の製造方法

の工程説明図

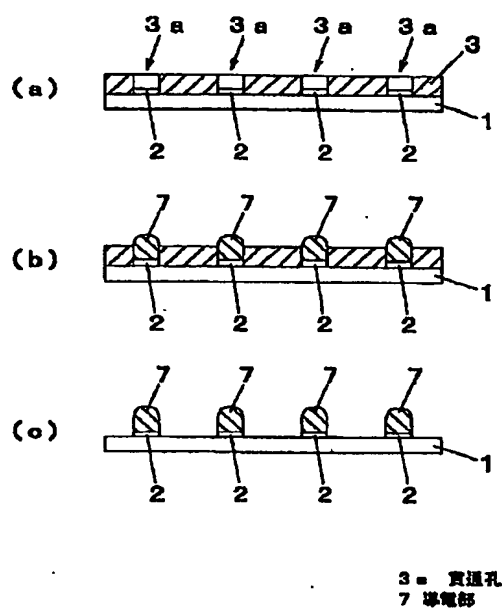
【符号の説明】

- 1 半導体ウェハ
- 2 電極
- 3 保護膜
- 3a 貫通孔
- 5 クリーム半田
- 6 半田ボール
- 7 導電部

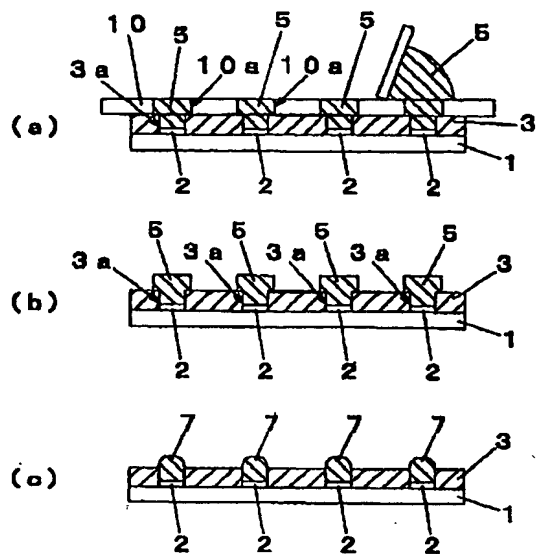
【図1】



【図2】

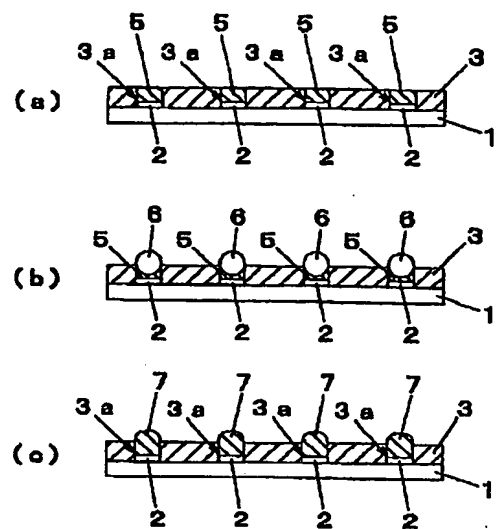


【図3】



5 クリーム半田

【図4】



6 半田ボール